

Appello del 15 gennaio 2013

**Nome e cognome:**

**Matricola:**

**Codice esame:**  II222  ZZ304  304II

Il punteggio relativo a ciascuna domanda, indicato fra parentesi, è in trentesimi. I candidati devono consegnare entro un'ora dall'inizio della prova.

- 1 **Disegnare un diagramma di classi che risolva il seguente problema:** (5)  
Un sistema può essere un **Bus** o una **Card**. Ad un **Bus** si possono collegare zero o più **Bus** e zero o più **Card**. Ogni componente (bus o card) ha un prezzo. Vogliamo rappresentare la struttura di un sistema e calcolarne il prezzo complessivo. Applicare il design pattern Composite e indicare l'implementazione dell'operazione che calcola il prezzo.
- 2 **Disegnare uno Statechart che descriva il seguente sistema:** (5)  
Un orologio ha due modi di funzionamento: **Display**, in cui mostra l'ora, e **Setting**, in cui si rimette l'ora. Questo modo di funzionamento comprende tre sottostati: **SettingHour**, **SettingMinute**, **SettingSecond**. L'orologio ha due tasti: **mode** e **set**. Il tasto **mode** serve a passare ciclicamente dallo stato iniziale **Display** ai tre sottostati **Setting** (nell'ordine detto). Il tasto **set** serve a incrementare di 1, ogni volta che viene premuto, il valore indicato nello stato corrente; nello stato **Display** non ha effetto. Le ore sono rappresentate da una variabile che va da 0 a 23, i minuti e i secondi da due variabili che vanno da 0 a 59.
- 3 **Un modello di processo è** (1)  
una procedura standardizzata   
una generalizzazione di una famiglia di processi di sviluppo   
una metodologia di specifica dei requisiti
- 4 **I requisiti funzionali** (1)  
si specificano con i Diagrammi di Flusso dei Dati   
specificano le caratteristiche di qualità   
descrivono cosa deve fare il sistema
- 5 **Un sistema formale è corretto se** (1)  
tutte le formule dimostrabili sono vere   
non contiene errori   
tutte le formule vere sono dimostrabili

- 6 Le Espressioni Regolari** (1)  
sono delle formule logiche   
sono un formalismo di specifica dei dati di tipo semantico   
sono un formalismo di specifica dei dati di tipo sintattico
- 7 Negli Automi a Stati Finiti le uscite** (1)  
dipendono dalla marcatura   
dipendono dallo stato e dall'ingresso   
dipendono dalle condizioni di guardia
- 8 Cosa significa che il SW è "non lineare"?** (1)  
I sistemi complessi hanno un'architettura a strati.   
Piccoli cambiamenti nel codice causano grandi cambiamenti di comportamento.   
Il grafo di controllo può contenere dei cicli.
- 9 Cosa s'intende per *information hiding*?** (1)  
Impedire l'accesso a dati personali.   
Impedire l'accesso a dettagli implementativi.   
Impedire l'accesso al codice sorgente.
- 10 Il test di unità** (1)  
Avviene di solito nella fase di codifica.   
Viene pianificato in fase di analisi e specifica dei requisiti.   
Fa parte della manutenzione del SW.
- 11 Nelle reti di Petri lo stato del sistema è rappresentato** (1)  
da un place particolare.   
dall'insieme delle transizioni abilitate.   
dalla marcatura della rete.
- 12 I sistemi in tempo reale sono caratterizzati da** (1)  
condivisione di risorse.   
vincoli sui tempi di risposta.   
prestazioni elevate.
- 13 In Fig. 1, Time** (2)  
viene definita dallo sviluppatore.   
è predefinita.   
viene generata dal compilatore IDL.
- 14 In Fig. 1, Time\_impl** (2)  
viene definita dallo sviluppatore.   
è predefinita.   
viene generata dal compilatore IDL.
- 15 In Fig. 1, POA\_Time** (2)  
viene definita dallo sviluppatore.   
è predefinita.   
viene generata dal compilatore IDL.
- 16 In Fig. 1, Time\_impl** (2)  
è scritta in IDL.   
è scritta nello stesso linguaggio del server.   
è scritta nello stesso linguaggio del cliente.

17 In Fig. 1, POA\_Time

è un proxy.

è uno scheletro.

è un *object adapter*.

(2)

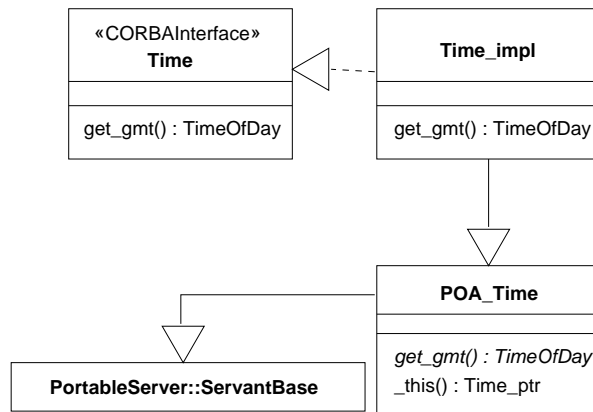


Figura 1: Domande 13–17.

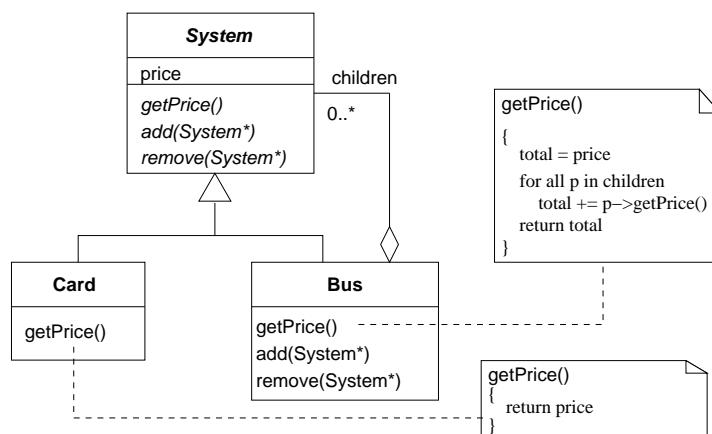


Figura 2: Domanda 1, soluzione.

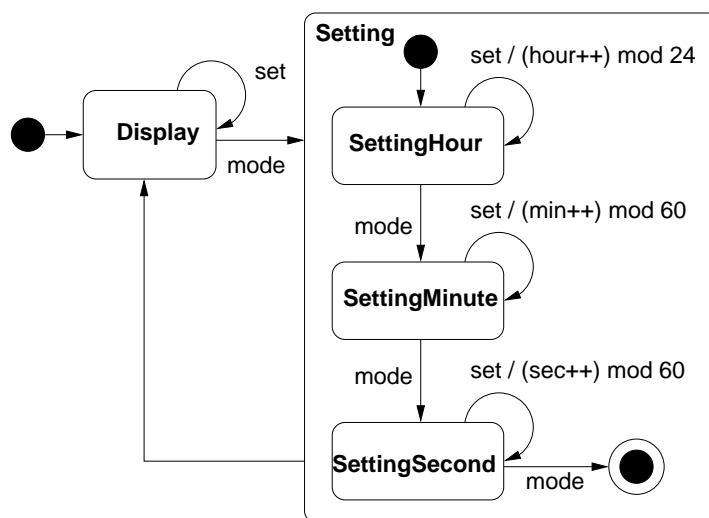


Figura 3: Domanda 2, soluzione.